

REMARKS

Claim 4 is pending. Claims 1-3, 5 and 6 are canceled. Claim 4 is amended to more particularly point out and distinctly claim Applicant's invention. The features present in the claims as amended are present in the originally filed specification. No new matter is added.

The Invention

In the inspection of solder bumps, the use of a telecentric optical system alone does not provide successful determination of the bump height. This is particularly true with bumps which are formed by reflowing solder. This is due to the fact that brightness varies greatly between bumps depending on the oxidized condition of the bump surface and also depending on the bump shape.

This tendency is of increased significance with smaller bumps and causes serious problems when inspecting narrowly-pitched fine bumps as are used in recent semiconductor devices.

The present invention solves this problem by reflowing solder to impart the bumps with a substantially hemispherical shape and then coining the top portions of the bumps into a planar shape before inspection.

This feature of the present invention, which provides bumps with the top portions having a uniform brightness, enables the bump height to be successfully determined by using a telecentric optical system.

In particular, the bump inspection method of the present claimed invention also includes in the processing step a judging stage of judging whether the areas of the top portions of the

bumps are within a predetermined range and judging whether the heights and shapes of the bumps are within a predetermined range.

35 U.S.C. 103 Rejections

Claim 4 is rejected under 35 U.S.C. 103 on pages 2 and 3 of the Office Action as being unpatentable over U.S. Patent 6,133,052 to Ichihara in view of the article by Watanabe entitled "Telecentric Optics for Focus Analysis". Applicants hereby respectfully traverse the rejection of the claims.

Applicants submit that the Examiner's proffered combination of references would not have led one of ordinary skill in the art at the time of the invention to arrive at the present invention as set forth in the amended claims.

U.S. Patent 6,133,052 to Ichara is directed to a bump inspection method applicable to bumps formed on an electrode pad by a wire bonding method. The bumps of the method as described in col. 1, lines 28 to 32 are stud bumps formed of a two-level projecting shape having a bump pedestal and bump head. In addition, applicants note that U.S. Patent 6,133,052 to Ichara does not even show any particular shape for the bumps but only shows a processed image of such bumps. Therefore, in support of applicants position that the bumps described in the Ichara reference are entirely different from the bumps of the present invention applicants make reference to both enclosed Figures 24, 25, 26 and column 3 of U.S. Patent 5,485,949 to Tomura and Japanese patent publication JP 4-56246 which show bumps formed from wire bonding as described in the Ichara '052 reference.

In Figure 2 of Japanese Patent Publication JP 4-56246 and in particular Figure 2(a) of the document, a bump formed from wire bonding is shown. The bump has a complicated shape having wide variations in shape which are formed by a wire bonding tool as is described in the Ichara '052 reference.

Coining is necessary to provide the bumps of the cited Ichara '052 reference with a uniform height, however coining does not provide bumps with planar top portions having a uniform shape and area which is essential to performing an inspection of the bumps of the present invention. It is submitted that because of the wide variation of the original shapes of the stud bumps formed by wire bonding, the stud bumps will also have a wide variation in the area of the top portions of the stud bumps. Therefore, it is applicant's position that merely calculating or analyzing the area of the top portion of the bumps as stated in the Office Action at the top of page 3 could not be used to determine the bump height. As stated above, applicants emphasize that the present claim as amended is directed to a bump inspection method which includes a processing step of judging whether the heights and shapes of the bumps are within a predetermined range and this feature is not found in Ichara '052.

Also, applicants invention is directed to a method for inspecting shapes of a plurality of bumps on an inspection object wherein the bumps are formed into a substantially hemispherical shape by reflowing of solder. Applicants submit that the present invention is only feasible with substantially hemispherical bumps having a planar top portion as set forth in amended claim 4.

In stark contrast to the present invention, Ichara '052 only includes inspection of the shape and misalignment of the stud bumps which as described above is substantially different from the claimed method steps of the present invention.

It is applicant's position that the secondary reference of Watanabe cited in the Office Action does not provide a teaching, suggestion or motivation for one of ordinary skill to arrive at the present invention. Applicants also note that Watanabe was cited in the Office Action for the purpose of allegedly providing a teaching of a telecentric optical system with a parallel pencil of light.

In summary, applicants invention is directed to an inspection method including shaping bumps into a substantially hemispherical shape by reflowing of solder, coining the bumps to form planar top portions, calculating the areas of the top portions, and then judging whether the heights and shapes are within a predetermined range.

Accordingly, applicants hereby request reconsideration and withdrawal of the 35 U.S.C. 103(a) rejections of the claims in the Office Action.

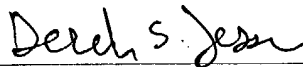
CONCLUSION

For the reasons set forth above, Applicants' present invention, as recited in the amended claims now more clearly and particularly, is patentable. Reconsideration and withdrawal of all outstanding rejections and objections in this case is hereby respectfully requested.

If further matters remain in connection with this case, the Examiner is invited to telephone the Applicant's undersigned representative to resolve them.

In the event that an additional fee is required with respect to this communication, the Commissioner is hereby authorized to charge any fees, or credit any overpayment, to Paul & Paul Deposit Account No. 16-0750.

Respectfully submitted,



Derek S. Jessen
Reg. No. 48,213
Paul & Paul
2900 Two Thousand Market Street
Philadelphia, PA 19103
(215) 568-4900

Date: September 8, 2004

Order No. 2570

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 04-056246

(43)Date of publication of application : 24.02.1992

(51)Int.Cl.

H01L 21/66
H01L 21/321

(21)Application number : 02-167208

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 25.06.1990

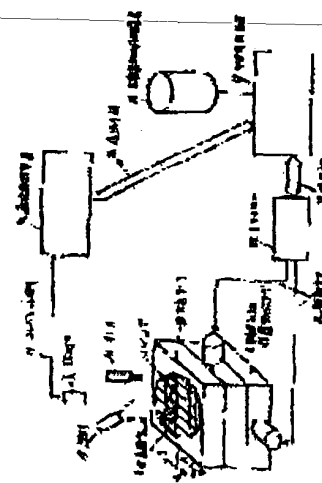
(72)Inventor : NAKAOKA HISASHI
YAMAGUCHI YUKIO
WAGA SATORU

(54) SEMICONDUCTOR MANUFACTURING DEVICE

(57)Abstract:

PURPOSE: To inspect automatically the dimensions of the form of bumps and to make it possible to manufacture a bump forming element, which is stable in quality, at low cost by a method wherein the bump forming element is constituted into one provided with a mechanism for transferring and positioning a semiconductor element within the horizontal plane, an optical system for imaging the bumps, an image processing device for performing an extraction from image output and a central processing device and the like.

CONSTITUTION: A bump forming element is provided with a mechanism (a transfer and positioning stage) 8 for transferring and positioning a semiconductor device 6 formed with bump electrodes 7 within the horizontal plane, an optical system 9 for imaging the electrodes 7, an image processing device 11 for performing an extraction from image output from the system 9 and a central processing device 12 and the element is constituted into one having an inspecting function, which measures the dimensions of the form of the electrodes 7 and compares the measured values with setpoints. For example, a semiconductor wafer 6 is transferred in directions x, y and z within the horizontal plane by a command from a central processing device 12 and in a state that the wafer 6 is positioned, a pad part formed with bumps 7 is imaged by a TV camera 9. An image processing device 11 is provided with functions, such as a dimensional measurement and the like, results measured by the device 11 are transmitted to the device 12 and are compared with previously set numerical values and the good or bad of the form of the bumps is decided.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or

Best Available Copy

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

平4-56246

⑬ Int. Cl.

H 01 L 21/66
21/321
21/66

識別記号

J

庁内整理番号

7013-4M

⑭ 公開 平成4年(1992)2月24日

A

7013-4M
6940-4M

H 01 L 21/92

C

審査請求 未請求 請求項の数 4 (全3頁)

⑮ 発明の名称 半導体製造装置

⑯ 特 願 平2-167206

⑰ 出 願 平2(1990)6月25日

⑱ 発 明 者	中 岡	久	大阪府門真市大字門真1006番地	松下電子工業株式会社内
⑲ 発 明 者	山 口	幸 雄	大阪府門真市大字門真1006番地	松下電子工業株式会社内
⑲ 発 明 者	和 賀	悟	大阪府門真市大字門真1006番地	松下電子工業株式会社内
⑳ 出 願 人	松下電子工業株式会社			大阪府門真市大字門真1006番地
㉑ 代 理 人	弁理士 栗野 重孝			外1名

明 細 書

1. 発明の名称

半導体製造装置

2. 特許請求の範囲

- (1) 突起電極が形成された半導体装置を水平面内で搬送・位置決めする機構と、前記突起電極を搬送する光學系と、前記光學系からの画像出力より検出を行なう画像処理装置と、中央処理装置とを備え、前記突起電極の形状寸法を計測し、この計測値と設定値との比較を行なう検査機能を有することを特徴とする半導体製造装置。
- (2) 突起電極の形状寸法を計測する際に、計測結果に基づいて突起電極の有無を判定することを特徴とする請求項1記載の半導体製造装置。
- (3) 半導体装置上の識別マークにより検査を行なう半導体装置を識別することを特徴とする請求項1記載の半導体製造装置。
- (4) 検査結果に基づき、半導体装置上に識別マークを設け、この識別マークを有することを特徴とする請求項1記載の半導体製造装置。

3. 発明の詳細な説明

産業上の利用分野

本発明は、半導体製造装置、詳しくは、突起電極部の自動形状検査装置に関する。

従来の技術

近年、サーマルヘッドドライバ、液晶ディスプレイドライバ、ゲートアレイ等の超多ピン素子の製造・実装技術としてパンプ電極による工法が行なわれている。このパンプ電極を簡便に形成する方法としてワイヤボンダによるボールボンディング法が試みられているが、この場合形成されたパンプの形状を検査することが不可欠である。

従来のパンプ形状検査方法について図面を参照して説明する。

第2図は従来の構成によるパンプ形状検査方法の一例を示すパターン処理図形である。第2図において、1はボンディングパッド、2はパンプの台座としてのボール部、3はループ部、4はテール部、5は頂部部を示すものである。各部寸法は通常ボンディングパッド1は100μm角、ボー

特開平4-56246(2)

ル部2は径80 μ m、高さ25 μ m、チール部4は8 μ m、頂部5は高さ45 μ m、径5.0 μ m程度である。(a)図はパンプの形成されたパッド部1を斜め上方から見たもの、(b)~(d)はパッド部に對し直上方向から見たものであり、(b)は良好に形成されたパンプ、(c)はパンプが形成されていないパッド、(d)はパッド中心に對しずれが生じているパンプ、(e)は頂部副径が小さいパンプをそれぞれ示している。

以上のようなパンプを検査する場合は、従来は通常100倍から200倍程度の倍率に顕微鏡により拡大し、目視による検査で良否判定を行っていた。

発明が解決しようとする課題

しかしながら上記従来の検査方法では、良否判定は検査作業員の判断により行っており、品質管理上問題が大きかった。特に(b)のようなパンプがパッドに對しずれている場合や、(e)のように頂部副径が小さい場合などは良否判定が難しく、定量的に評価しようとするとな大な検査時間が必要

で、6は半導体ウェハ、7は半導体ウェハ6上に形成されたパンプ、8は搬送および位置決めステージ、9はTVカメラ、10は照明、11は画像処理装置、12は中央処理装置、13はコンポジット信号、14、15は通信手段、16はインカ、17は大容量補助記憶装置、18はドライバ、19は駆動出力、20は不良マークを示すものである。

以上のように構成されたパンプ形状検査装置について、以下その動作を説明する。

まず、中央処理装置12からの指令が通信手段15を介してドライバ18に送られ、駆動出力19に変換されて搬送・位置決めステージ8を駆動し、これにより、半導体ウェハ6が水平面内でX・Y・ θ 方向に移送され、位置決めされる。この状態で、パンプ7の形成されたパッド部が照明10により適切な状態に照射され、TVカメラ9によって検出されて、コンポジット信号13に変換されて画像処理装置11に入力される。画像処理装置11は半導体素子上の不良マーク20を認識し、

となって、コスト的に不利となる課題を有していた。

本発明は、上記従来の課題を解決するもので、パンプの形状寸法を自動的に検査することにより品質的に安定したパンプ形成素子を安価に提供することを目的とするものである。

課題を解決するための手段

この目的を達成するために本発明の半導体製造装置は半導体素子を水平面内で移送・位置決めする機構と、パンプを検査する光学系と、画像出力より検出を行なう画像処理装置とを備えている。

作用

この構成によって多数個のパンプを連続的に検査することができ、またパンプの形状寸法を定量的に把握することが可能となって、品質管理上大きな効果を得ることが出来る。

実施例

以下本発明の実施例のパンプ形状検査装置の一実施例について、図面を参照しながら説明する。

第1図は本発明の一実施例におけるパンプ形状検査装置の構成を示すものである。第1図におい

て、検査をステップすることができる。良品に対しては寸法計測や任意形状外縁長方形の長辺・短辺を得る等の機能を備えており、これによりパッド部にパンプ7が形成されていないことも識別できる。この計測結果は通信手段14を介して中央処理装置12に送信され、あらかじめ設定された数値と比較し、パンプ形状の良否が判定される。この結果に基づき、インカ16により不良素子面上に不良マークを付加することが可能である。また、測定結果は中央処理装置12に接続された補助記憶装置17に備え、必要に応じてCRTディスプレイまたはプリンタにより検査マップ等の形で出力することもできる。以下、搬送機構により半導体ウェハ6上に形成されたパンプ7を順次自動検査し、半導体ウェハ6全面について検査を完了する。

発明の効果

以上のように本発明のパンプ形状検査装置によれば、パンプ形状寸法を定量的に評価して良否を判定することが実施可能になり、多大な省人化が図れるため、品質管理上にもコスト低減も

特開平4-56246 (3)

著しい効果がある。

なお、半導体ウェハをローディングおよびアンローディングする機構をとりつけることにより、なお一層の省人化を図ることができ、非常に有効であることは言うまでもない。またワイヤボンディング法によらないパンプに対しては本形状検査装置が適用可能であり、半導体素子が個片に切断されている場合、減速機構を工夫することで適用することができる。

4. 図面の簡単な説明

第1図は本発明の一実施例におけるパンプ形状検査装置の構成図、第2図はパッド上に形成されたパンプを検査するパターン認識図形である。

1……パッド部、2……ボール部、3……ループ部、4……テール部、5……頂部、6……半導体ウェハ、7……パンプ、8……搬送および位置決めステージ、9……TVカメラ、10……照明、11……画像処理装置、12……中央処理装置、13……コンピュータ信号、14、15……通信手段、16……インカ、17……大容量補助

記憶装置。

代理人の氏名 弁護士 栗野重孝 ほか1名

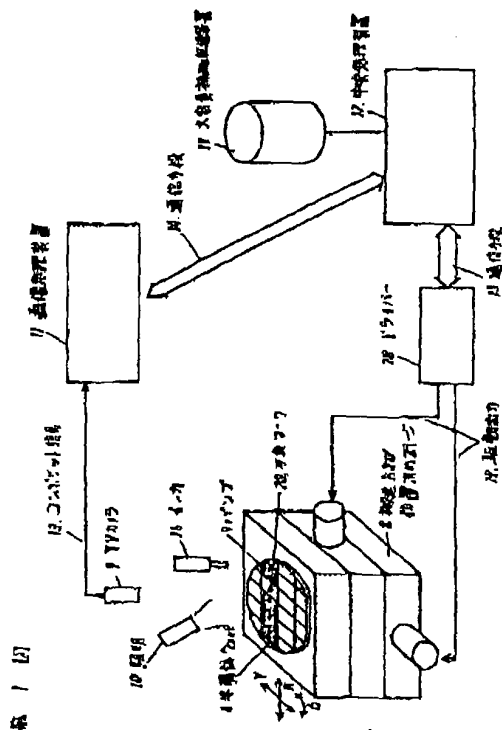


図2はパンプを
検査するパターン
認識図形である。

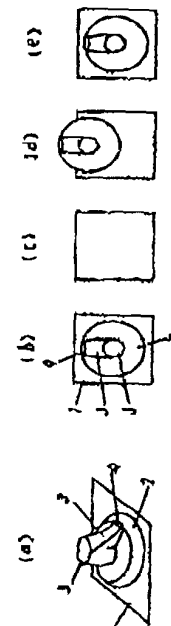


図 2